

明 細 書

化合物半導体エピタキシャル基板の製造方法

技術分野

本発明は、化合物半導体エピタキシャル基板の製造方法に関する。詳細には、本発明は、凹状欠陥の少ない化合物半導体エピタキシャル基板の製造方法に関する。

背景技術

従来の気相エピタキシャル成長法、特に有機金属熱分解法（MOCVD法）により単結晶基板上にエピタキシャル層を成長させる場合、エピタキシャル層の表面に、凸状欠陥または凹状欠陥が生じることがあった。

凸状欠陥は、涙状欠陥、ヒロックと称されるものであり、欠陥の直径は約 $10\mu\text{m}$ ～約 $30\mu\text{m}$ であり、高さは数十nmである。凸状欠陥は、デバイス作製を不可能するものではないが、場合によっては、凸状欠陥は、作製工程で使用するフォトリソマスクを損傷させたり、パターンにずれを生じさせることがあった。凸状欠陥の発生を抑制するため、単結晶基板のオフ角を制御する方法（例えば、特開平2-239188号公報、特開平8-78348号公報）が提案されている。

一方、凹状欠陥は、欠陥の直径が数 μm であり、深さが単結晶基板とエピタキシャル層の界面近傍に到達するものである。凹状欠陥がある化合物半導体エピタキシャル基板からデバイスを製作した場合、デバイスの歩留りが低下する。

また、前記の、凸状欠陥の発生を抑制する方法では、凹状欠陥を低減することは困難であった。

発明の開示

本発明の目的は、凹状欠陥の少ない化合物半導体エピタキシャル基板の製造方法を提供することにある。

本発明者等は、凹状欠陥の発生を抑制することについて鋭意検討を重ねた結果、本発明を完成した。

すなわち本発明は、InP単結晶基板に、またはInP単結晶基板と格子整合するエピタキシャル層に、V/III比：10～100、成長温度：630℃～700℃、成長速度：0.6μm/h～2μm/hの条件下、エピタキシャル成長により、InGaAs層を形成する工程を含む、化合物半導体エピタキシャル基板の製造方法を提供する。

また本発明は、InP単結晶基板に、またはInP単結晶基板と格子整合するエピタキシャル層に、V/III比：10～100、成長温度：630℃～700℃、成長速度：0.6μm/h～2μm/hの条件下、エピタキシャル成長により、InGaAs層を形成する工程を含む、化合物半導体エピタキシャル基板の凹状欠陥生成抑制方法を提供する。

さらに本発明は、上記方法により得られる化合物半導体エピタキシャル基板を提供するものである。

発明の効果

本発明の化合物半導体エピタキシャル基板の製造方法によれば、凹状欠陥の少ない化合物半導体エピタキシャル基板が得られる。

また、本発明の方法によれば、化合物半導体エピタキシャル基板の凹状欠陥生成を抑制することができる。

図面の簡単な説明

図1は、本発明の製造方法により得られる化合物半導体エピタキシャル基板の断面図を示す。

図2は、実施例1により得られた化合物半導体エピタキシャル基板の断面図を示す。

図3は、実施例1により得られた化合物半導体エピタキシャル基板表面の写真である。

図4は、実施例1により得られた化合物半導体エピタキシャル基板のInGaAs層のIn組成分布を示す。

図5は、実施例2により得られた化合物半導体エピタキシャル基板のInGaAs層のIn組成分布を示す。

図6は、比較例2により得られた化合物半導体エピタキシャル基板表面の写真である。

図7は、InGaAs層の成長温度と、得られる化合物半導体エピタキシャル基板の表面欠陥密度の関係を示す。

図8は、InGaAs層の成長速度と、得られる化合物半導体エピタキシャル基板の表面欠陥密度の関係を示す。

図9は、InGaAs層の成長時のV/III比と、得られる化合物半導体エピタキシャル基板の表面欠陥密度の関係を示す。

発明を実施するための最良の形態

化合物半導体エピタキシャル基板の製造方法

本発明の化合物半導体エピタキシャル基板の製造方法を、図1により説明する。図1は、前記製造方法により得られる化合物半導体エピタキシャル基板（以下、「エピタキシャル基板」と省略することがある。）1を示し、エピタキシャル基板1は、InP基板2、任意のInP層3、InGaAs層4および任意のInP層5をこの順序で含む。

InP基板2は、例えば、オフ角（面方位（100）からずれ）が約5°以下、好ましくは0.5°以下の単結晶基板である。InP基板2は、エピタキシャル層の不純物取り込み量を制御すること、また半導体レーザ用途の観点から、オフ角が約0°の基板

(ジャスト基板) が好ましい。また、基板の面方位精度は $\pm 0.05^\circ$ 以内であることが好ましい。

ⅢP基板2の上に、ⅢP基板2と格子整合する層（例えば、図1中のⅢP層3）を形成することが好ましい。ⅢP基板2と格子整合するエピタキシャル層としては、例えば、ⅢP、ⅢGaAs、ⅢAlAs、ⅢGaAsP、GaAsSbが挙げられる。ⅢP基板2と格子整合する層は、MOCVD、分子線エピタキシー（Molecular Beam Epitaxy）（以下、MBEという。）のような気相成長法により形成すればよい。ⅢP基板2の気相成長は、公知の条件で行えばよい。

ⅢGaAs層4は、ⅢP基板2の上に、またはⅢP基板2の上に形成され、ⅢP基板2と格子整合する、任意のエピタキシャル層の上に、形成される。ⅢGaAs層4は、例えば、MOCVD、MBEのような気相成長法により形成すればよく、好ましくはMOCVDにより形成される。

ⅢGaAs層4の気相成長におけるV/Ⅲ比は、10以上、好ましくは50以上であり、また100以下、好ましくは70以下である。V/Ⅲ比が前記範囲内であると、凹状欠陥の少ないエピタキシャル基板が得られる。V/Ⅲ比が10未満になると、エピタキシャル層にV族空孔が発生したり、Ⅲ族元素がV族サイトを占めるアンチサイト欠陥が発生する。V族空孔の発生は、V族元素が不足することが影響していると推察される。V/Ⅲ比は、Ⅲ-V族エピタキシャル基板作製における、V族原料とⅢ族原料の供給量の比である。例えば、気相成長法では、原料である有機金属は、ボンベやバブラーから気体の状態で供給される。

ボンベを使う場合、原料ガスの供給量は、供給ラインに設置されたマスフローコントローラーのような流量制御装置によって制御すればよい。このときの原料ガスの供給量は、（ボンベ内の原料ガス濃度）×（原料ガス流量）で表される。

バブラーを使う場合、原料ガスの供給量は、バブラーにキャリアガスを供給するための供給ラインに設置されたマスフローコントローラーのような流量制御装置によって制御すればよい。このときの原料ガスの供給量は、 $(\text{キャリアガス流量}) \times (\text{バブラー内原料蒸気圧}) / (\text{バブラー内圧})$ で表される。

V族原料は、例えば、水素化砒素 (AsH_3 など) がある。III族原料は、例えば、トリメチルインジウム (TMI n) のようなインジウム化合物；トリメチルガリウム (TMGa)、トリエチルガリウム (TEGa) のようなガリウム化合物などである。ガリウム化合物は、好ましくは TMGa である。 TMGa を用いることにより、インジウム (In) の面内分布が均一なエピタキシャル層をもつエピタキシャル基板が得られる。

InGaAs 層4の気相成長の温度は、 630°C 以上、好ましくは 640°C 以上、より好ましくは 650°C 以上であり、また 700°C 以下、好ましくは 680°C 以下、より好ましくは 670°C 以下である。温度が前記範囲であると、凹状欠陥の少ないエピタキシャル基板が得られる。

InGaAs 層4の気相成長の成長速度は、 $0.6\mu\text{m/h}$ 以上、より好ましくは $0.8\mu\text{m/h}$ 以上であり、また $2\mu\text{m/h}$ 以下、好ましくは $1.2\mu\text{m/h}$ 以下である。成長速度は、原料ガスの供給量を変更することにより調整すればよい。

本発明の化合物半導体エピタキシャル基板の製造方法では、 InGaAs 層4の上に、さらに層を形成してもよく、例えば、 InP 層5を形成してもよい。 InP 層5は、例えば、MOCVD、MBEのような気相成長法により形成すればよい。

化合物半導体エピタキシャル基板の凹状欠陥の生成抑制方法

本発明の化合物半導体エピタキシャル基板の凹状欠陥の生成抑制方法は、単結晶 InP 基板の上に InGaAs 層を、MOCVD、MBEのような気相成長法により、前記 (V/III 比、温度、成長速度、 In 原料、 Ga 原料、 As 原料) と同じ条件で形成す

ることで凹状欠陥の生成を抑制する。単結晶 InP 基板には、オフ角が約 5° 以下、好ましくは 0.5° 以下の単結晶基板などを用いればよい。

化合物半導体エピタキシャル基板

本発明の化合物半導体エピタキシャル基板は、図 1 に示すように、例えば、InP 基板 2、任意の InP 層 3、InGaAs 層 4、任意の InP 層 5 をこの順序に含む。

InP 基板 2 は、例えば、厚さが約 $250\mu\text{m}$ 以上、約 $700\mu\text{m}$ 以下である。InP 層 3 を含むエピタキシャル基板の場合、InP 層 3 の厚さは、例えば、約 $0\mu\text{m}$ 以上、約 $3\mu\text{m}$ 以下である。InGaAs 層 4 は、例えば、厚さが約 $0.1\mu\text{m}$ 以上、約 $6\mu\text{m}$ 以下、In 組成 (In 含有率) が約 0.51 以上、好ましくは約 0.52 以上であり、また約 0.53 以下である。また InP 層 5 を含むエピタキシャル基板の場合、InP 層 5 の厚さは、例えば、約 $0\mu\text{m}$ 以上、約 $2\mu\text{m}$ 以下である。

化合物半導体エピタキシャル基板は、例えば、前記の化合物半導体エピタキシャル基板の製造方法により得られる。

実施例

以下、本発明を実施例により詳細に説明するが、本発明はこれらの実施例により限定されるものではない。

実施例 1

図 2 に示す層構造の p-i-n ダイオード製造用の化合物半導体エピタキシャル基板 1' を下記にて製造した。

MOCVD 薄膜作製装置内に、面方位 (100) のジャスト基板であり、面方位精度が $\pm 0.05^{\circ}$ 以内であり、かつ直径が約 8cm である InP 基板 2' を置いた。

装置内を660℃に昇温し、 PH_3 ガスを導入して、InP基板2'を表面処理した後、原料としてTMInを用いて、InP基板2の上に、厚さ1 μm のInP層3'を形成した。 PH_3 ガスに替えて AsH_3 ガスを導入し、原料：TMIn及びTEGa、V/III比：70、成長温度：660℃、成長速度：1 $\mu\text{m}/\text{h}$ の条件で、厚さ3 μm のInGaAs層4'を形成した。次に、 AsH_3 ガスに替えて PH_3 ガスを導入し、厚さ1 μm のInP層5'を形成した。

得られたエピタキシャル基板の(InP層5'の)表面は、良好であり、凹状欠陥は観察されなかった。表面の写真を図3に示す。表面観察は微分干渉顕微鏡を用いて行った。得られたエピタキシャル基板のInGaAs層4のIn組成分布を図4に示した。図4中、縦軸はIn組成(含有率(%))である。In組成分布は高分解能X線装置により求めた。

実施例2

InGaAs層4の形成に使用したGa原料を、TEGaからTMGaに変更した以外、実施例1と同じ操作を行って、エピタキシャル基板を得た。

得られたエピタキシャル基板の表面は、良好で、凹状欠陥は観察されなかった。得られたエピタキシャル基板のInGaAs層4のIn組成分布を図5に示す。

実施例3

InGaAs層4の形成条件を、V/III比：20、成長温度：690℃、成長速度：2 $\mu\text{m}/\text{h}$ に変更した以外、実施例2と同じ操作を行って、エピタキシャル基板を得た。得られたエピタキシャル基板の表面は、良好で、凹状欠陥は観察されなかった。

比較例1

InGaAs層4の形成条件を、V/III比：70、成長温度：620℃、成長速度：1 $\mu\text{m}/\text{h}$ に変更した以外、実施例1と同じ操作を行って、エピタキシャル基板を得た。得られたエピタキシャル基板の表面は、不良であり、多くの凹状欠陥が観察された。

比較例2

InGaAs層4の形成条件を、V/III比：70、成長温度：660℃、成長速度：3 $\mu\text{m}/\text{h}$ に変更した以外、実施例1と同じ操作を行って、エピタキシャル基板を得た。得られたエピタキシャル基板の表面は、不良であり、多くの凹状欠陥が観察された。表面の写真を図6に示す。

比較例3

InGaAs層4の形成条件を、V/III比：120、成長温度：660℃、成長速度：1 $\mu\text{m}/\text{h}$ に変更した以外、実施例2と同じ操作を行って、エピタキシャル基板を得た。得られたエピタキシャル基板の表面は、不良であり、多くの凹状欠陥が観察された。

試験例1

MOCVD薄膜作製装置内に、面方位（100）のジャスト基板であり、面方位精度が $\pm 0.05^\circ$ 以内であり、かつ直径が約8 cmであるInP基板2'を置いた。

装置内を660℃に昇温し、 PH_3 ガスを導入して、InP基板2'を表面処理した後、原料としてTMInを用いて、InP基板2'の上に、厚さ1 μm のInP層3を形成した。 PH_3 ガスに替えて AsH_3 ガスを導入し、原料：TMIn及びTEGa、V/III比：63.4、成長温度：600～700℃、成長速度：1 $\mu\text{m}/\text{h}$ の条件で、

厚さ $3\text{ }\mu\text{m}$ 、In組成0.53のInGaAs層4'を形成した。次に、AsH₃ガスに替えてPH₃ガスを導入し、厚さ $1\text{ }\mu\text{m}$ のInP層5'を形成した。成長温度を前記範囲内で変更して、それぞれ、エピタキシャル基板1'を得た。

得られたエピタキシャル基板の(InP層5'の)表面の凹状欠陥密度を図2に示す。凹状欠陥密度は、表面欠陥測定装置(SurfscaN6220)により測定した。

試験例2

InGaAs層4の形成条件を、V/III比:63.4、成長温度:650℃、成長速度:0.5~3 $\mu\text{m}/\text{h}$ に変更した以外、試験例1と同じ操作を行った。成長速度を前記範囲内で変更して、それぞれ、エピタキシャル基板を得た。得られたエピタキシャル基板の表面の凹状欠陥密度を図3に示す。

試験例3

InGaAs層4の形成条件を、V/III比:30~112、成長温度:650℃、成長速度:1 $\mu\text{m}/\text{h}$ に変更した以外、試験例1と同じ操作を行った。V/III比を前記範囲内で変更して、それぞれ、エピタキシャル基板を得た。得られたエピタキシャル基板の表面の凹状欠陥密度を図4に示す。

請 求 の 範 囲

1. InP単結晶基板の上、またはInP単結晶基板と格子整合する層の上に、エピタキシャル成長により、V/III比：10～100、成長温度：630℃～700℃、成長速度：0.6μm/h～2μm/hの条件下、InGaAs層を形成する工程を含む、化合物半導体エピタキシャル基板の製造方法。
2. InP単結晶基板は、面方位（100）方向で、面方位精度±0.05°以内である請求項1の方法。
3. エピタキシャル成長は、MOCVDにより行われる請求項1または2記載の方法。
4. エピタキシャル成長に用いるガリウム原料は、トリメチルガリウム、トリエチルガリウムである請求項1～3のいずれか記載の方法。
5. エピタキシャル成長に用いるインジウム原料は、トリメチルインジウムである請求項1～4いずれかに記載の方法。
6. エピタキシャル成長に用いる砒素原料は、水素化砒素である請求項1～5いずれかに記載の方法。
7. InP単結晶基板の上、またはInP単結晶基板と格子整合する層の上に、エピタキシャル成長により、V/III比：10～100、成長温度：630℃～700℃、成長速度：0.6μm/h～2μm/hの条件下、InGaAs層を形成する工程を含む、化合物半導体エピタキシャル基板の凹状欠陥生成抑制方法。
8. 請求項1～6いずれかに記載の方法により得られる化合物半導体エピタキシャル基板。

図 1

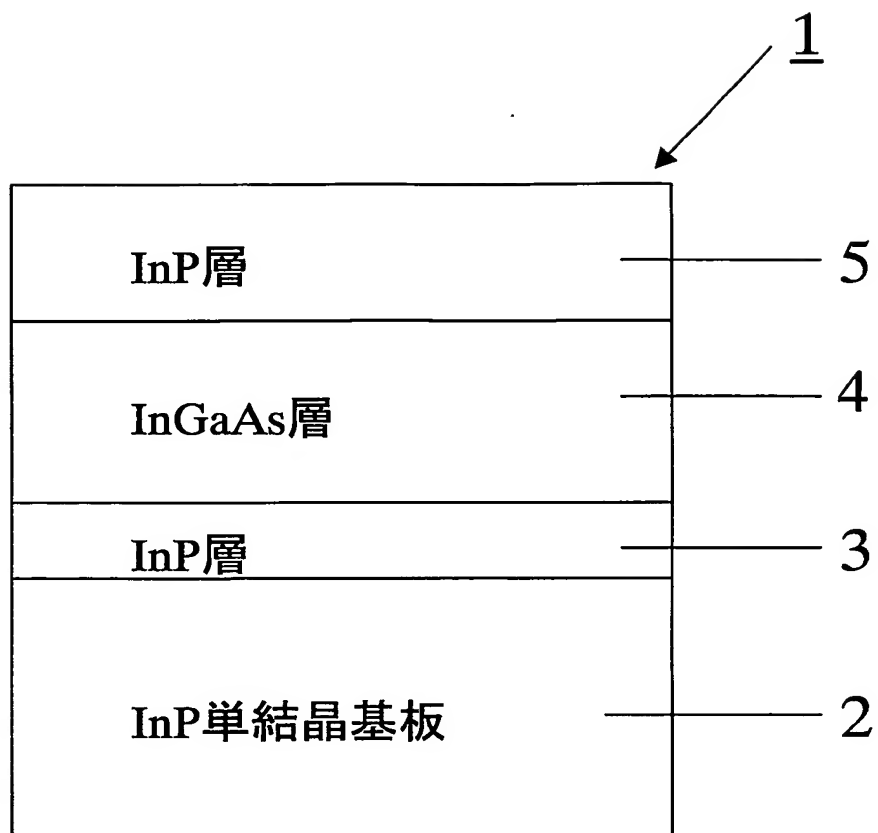


図 2

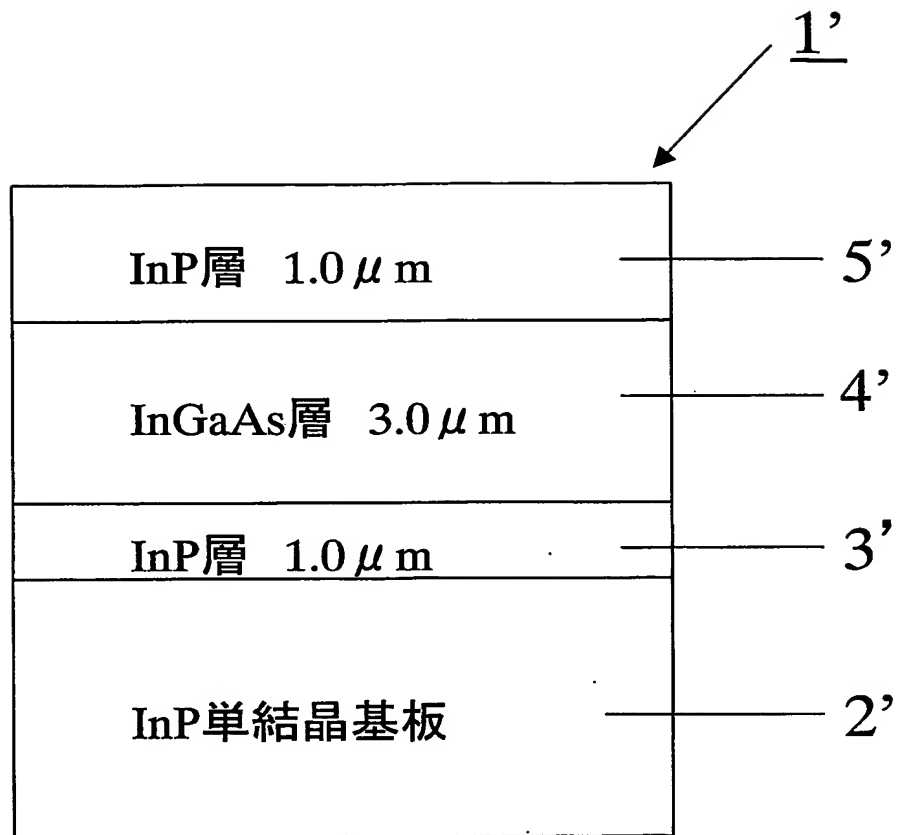


図 3

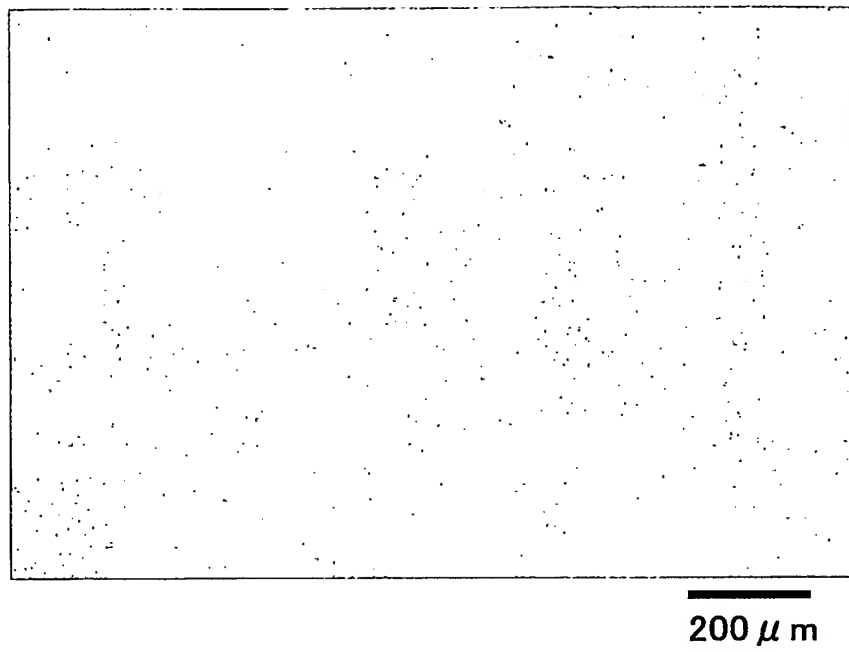


図 4

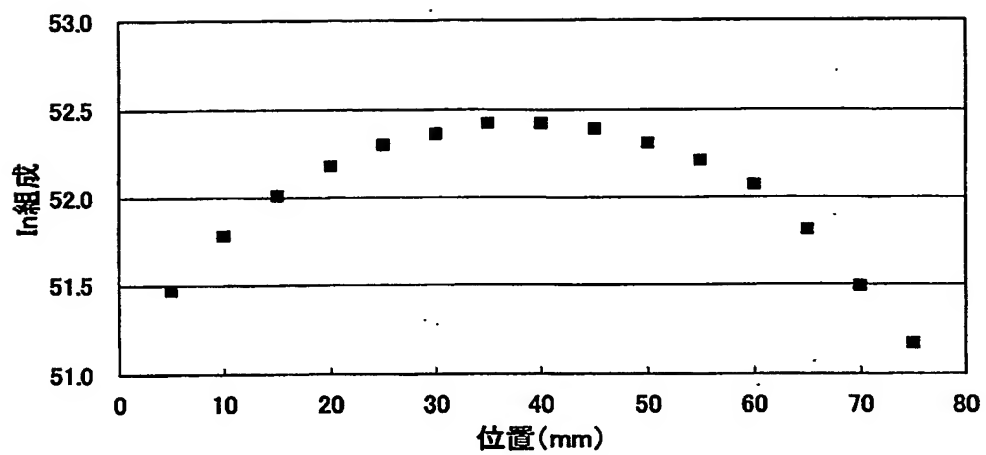


図 5

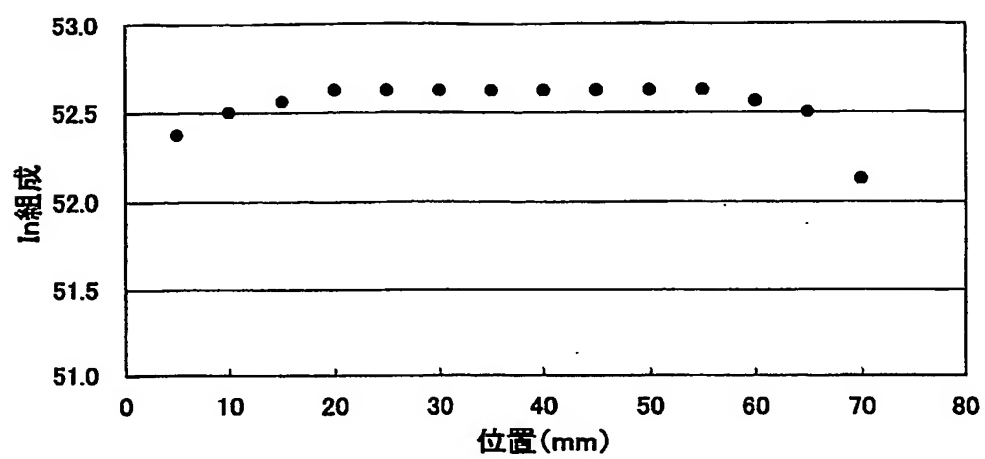
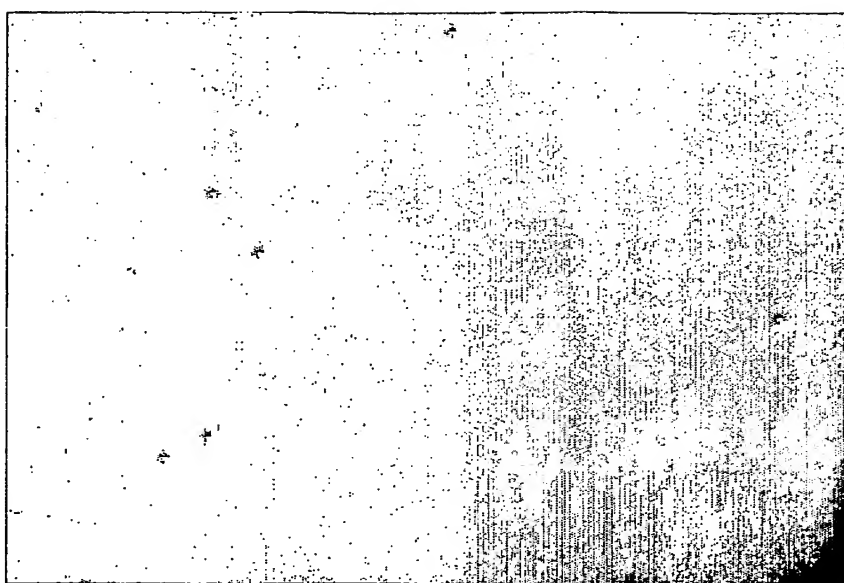


図 6



200 μ m

図 7

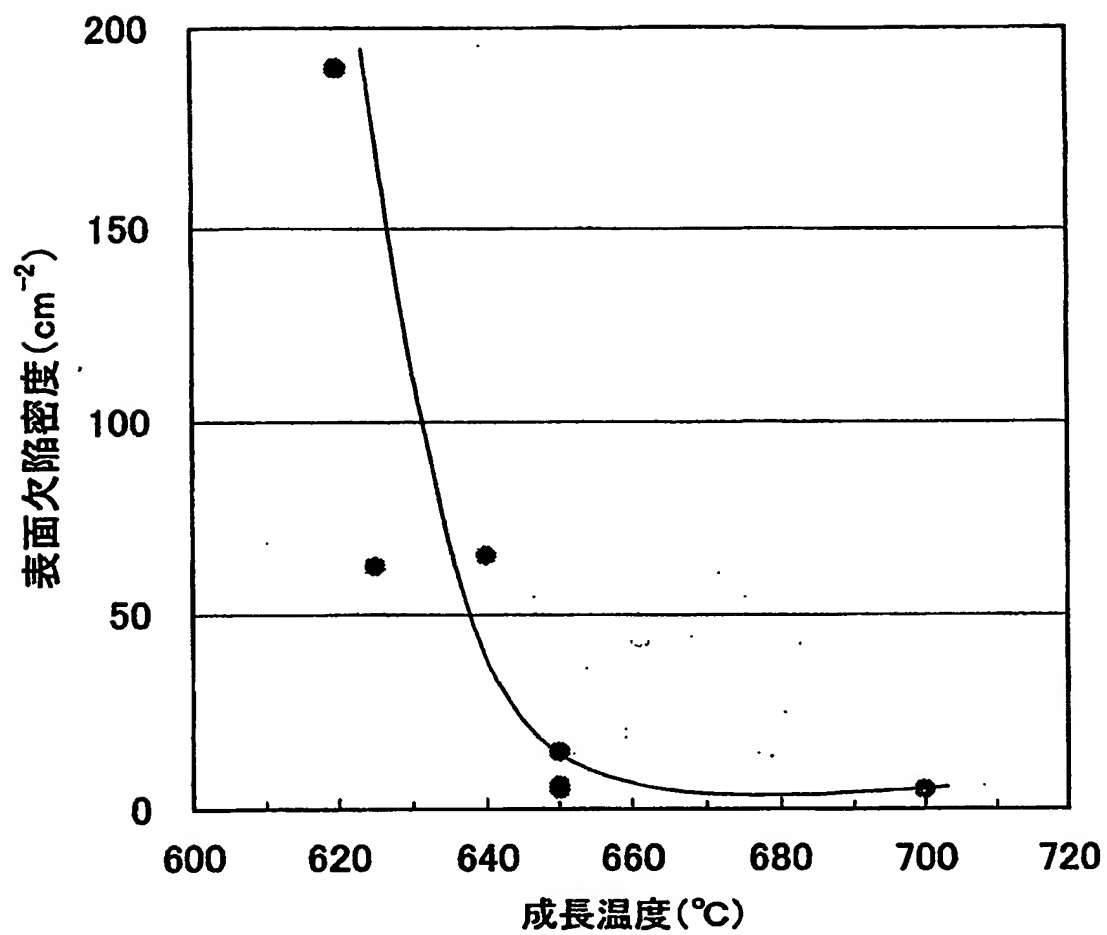


図 8

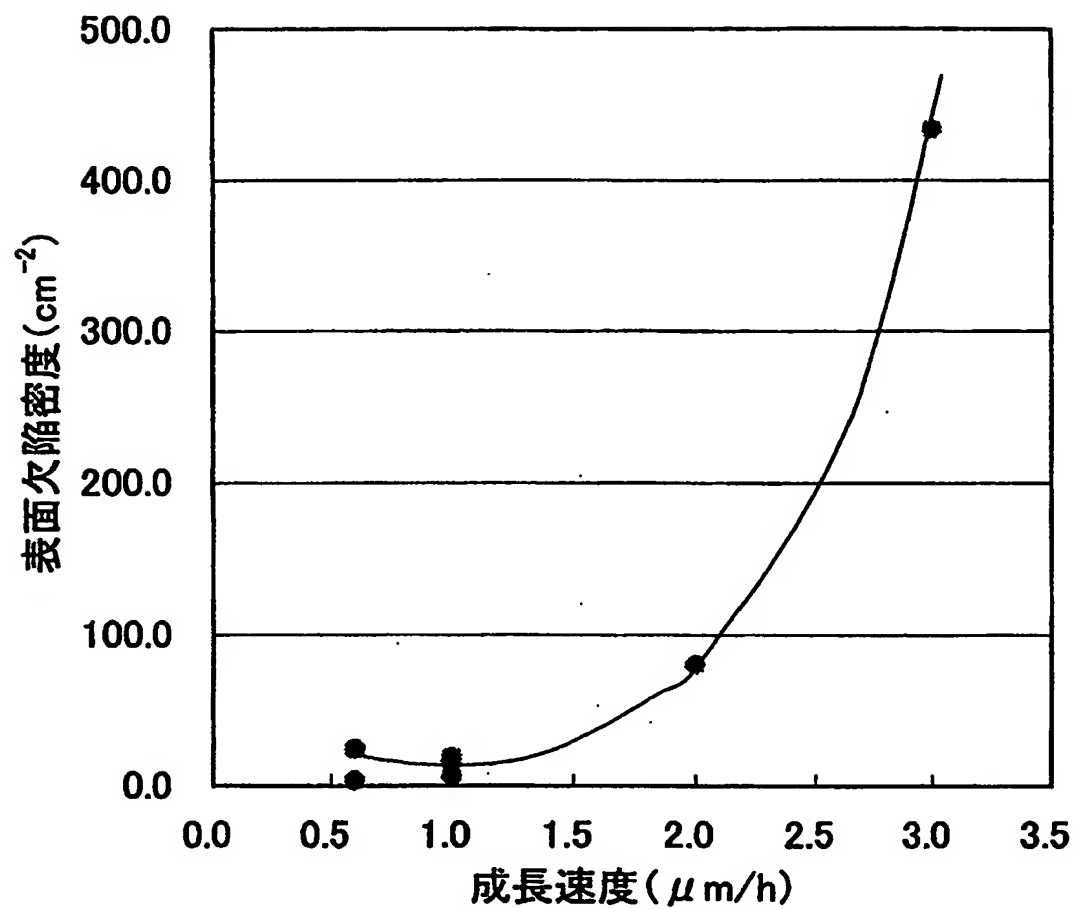
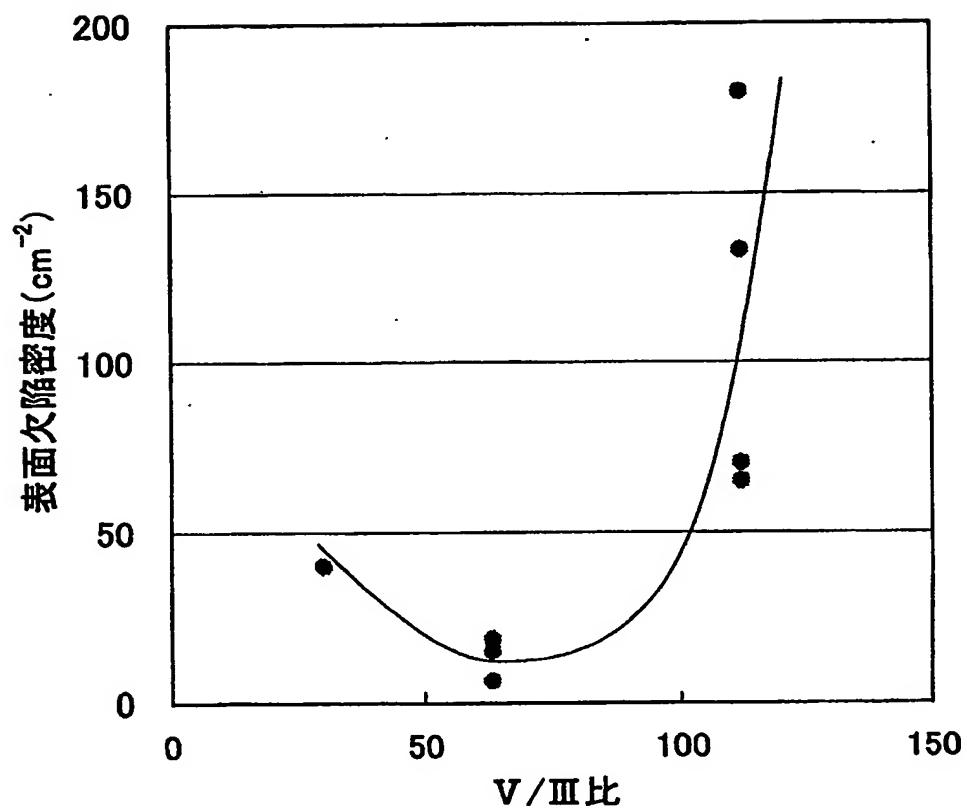


图 9



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/016905

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01L21/205

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H01L21/205

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2005
Kokai Jitsuyo Shinan Koho 1971-2005 Jitsuyo Shinan Toroku Koho 1996-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	D.KEIPER et al., Metal organic vapour-phase epitaxy (MOVPE) growth of InP and InGaAs using tertiarybutylarsine(TBA) and tertiarybutylphosphine(TBP) in N ₂ ambient. JOURNAL OF CRYSTAL GROWTH, Vol.204, 1999, pages 256 to 262, Full text	8 1-7
Y	JP 9-213641 A (Oki Electric Industry Co., Ltd.), 15 August, 1997 (15.08.97), Par. No. [0015] & EP 789386 A2 & US 5994158 A & KR 97063463 A	1-7

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
18 January, 2005 (18.01.05)

Date of mailing of the international search report
01 February, 2005 (01.02.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/016905

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 4-177881 A (Fujitsu Ltd.), 25 June, 1992 (25.06.92), Claims 1, 2; page 3, lower left column, line 15 to page 5, upper left column, line 10 (Family: none)	8
A	JP 6-20966 A (Hitachi Cable, Ltd.), 28 January, 1994 (28.01.94), Par. Nos. [0017] to [0019] (Family: none)	1-8
A	JP 8-64614 A (Mitsubishi Electric Corp.), 08 March, 1996 (08.03.96), Par. Nos. [0085], [0086] (Family: none)	1-8

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ H01L21/205

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ H01L21/205

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国登録実用新案公報	1994-2005年
日本国実用新案登録公報	1996-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	D. KEIPER, et. al. Metal organic vapour-phase epitaxy (MOVPE) growth of InP and InGaAs using tertiarybutylarsine (TBA) and tertiarybutylphosphine (TBP) in N ₂ ambient. JOURNAL OF CRYSTAL GROWTH, Vol. 204, 1999, p. 256-262 全文	8
Y		1-7

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

18.01.2005

国際調査報告の発送日

01.2.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

今井 拓也

4 R

9169

電話番号 03-3581-1101 内線 3469

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 9-213641 A (沖電気工業株式会社) 1997.08.15, 【0015】 &EP 789386 A2 &US 5994158 A &KR 97063463 A	1-7
X	J P 4-177881 A (富士通株式会社) 1992.06.25, 特許請求の範囲第1、2項、第3頁左下欄第15行-第5頁左上欄 第10行 (ファミリーなし)	8
A	J P 6-20966 A (日立電線株式会社) 1994.01.28, 【0017】-【0019】 (ファミリーなし)	1-8
A	J P 8-64614 A (三菱電機株式会社) 1996.03.08, 【0085】 【0086】 (ファミリーなし)	1-8